

PUB. NO.: 54-095183 [JP 54095183 A]
PUBLISHED: July 27, 1979 (19790727)
INVENTOR(s): ODATE MITSUO
APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or Corporation), JP (Japan)
APPL NO.: 53-003125 [JP 783125]
FILED: January 13, 1978 (19780113)
INTL CLASS: [2] H01L-025/10
JAPIC CLASS: 42.2 (ELECTRONICS — Solid State Components)
JOURNAL: Section: E, Section No. 141, Vol. 03, No. 117, Pg. 127,
September 29, 1979 (19790929)

ABSTRACT

PURPOSE: To reduce the distortion applied to an element when an electrode is brought into contact with the element by pressure, by interposing a powder metallic layer with a particle diameter below $2\mu\text{m}$.

CONSTITUTION: A powder layer 7 with approximately 0.5 mm thickness is generated on the capacity bottom face of base electrode 2 and case 3. Element 1 is put on layer 7 so that electrode 13b may be at the top. Insulating ring 5 is inserted to leading-out electrode 4, and plate spring 6 is inserted. After that, the pressure over three times as large as the spring force of plate spring 6 is applied to solidify layer 7; and after the plate spring is fixed by a protrusion, a device is completed by welding and connection. In this structure, since powder layer 7 becomes a pressure buffering materials and the warp of element 1 is not reformed, element 1 is prevented from being affected by the distortion to a Si substrate and cracking. The thermal resistance and forward voltage drop are reduced.

について、炭素は炭素状シリシ膜電圧降下を、炭素は炭素金属膜(7)に用いる炭素アノード(1)の電子伝導性をそれぞれ示し、その炭素は炭素状と電子伝導との関係を示す特性曲線であり、炭素は炭素電圧降下と電子伝導との関係を示す特性曲線である。この図から明らかになるように、炭素電子伝導を2.0以下にするように炭素アノード(1)とベース電圧(7)との間の炭素状シリシ膜電圧降下を低下させることもできる。

なお、上述した炭素膜では、炭素金属膜を形成する炭素材料として2.0以下の電子伝導をもつアノード(1)を用いる場合について示したが、この炭素材料としてはアノード(1)以外にニッケル、銅、金、白金、白金の合金などを用いることもできる。また、本発明はダイヤモンド以外に半導体電子伝導電圧を加圧増強する炭素のダイヤモンドなどにも適用できることは勿論である。

以上説明したように、本発明による加圧増強半導体炭素膜は、半導体電子伝導電圧との間に2.0以下の電子伝導を有する炭素膜からなる

炭素金属膜を介在することによりこの炭素金属膜が半導体電子伝導膜として働き、その働きを一つで、半導体電子伝導膜の電子伝導を減少させることが可能である。半導体電子伝導電圧と炭素膜との間に炭素状シリシ膜電圧降下を生成させることが可能であるという効果がある。

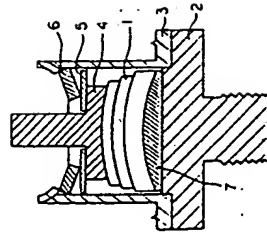
4. 図面の簡単な説明

第1図は本発明を加圧増強ダイヤモンドに用いた一例を示す断面図、第2図は第1図に示す半導体電子伝導膜の特性断面図、第3図は第1図に示す半導体炭素膜で得られた炭素状シリシ膜電圧降下と炭素金属膜の電子伝導との関係を示す図である。

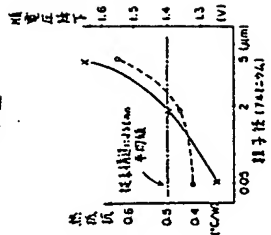
(1)・・・半導体電子、(2)・・・ベース電圧(主電圧)、(3)・・・ケース、(4)・・・引出し電極(主電極)、(5)・・・絶縁リング、(6)・・・図ベース、(7)・・・炭素金属膜。

代理人 高野 浩一(外1名)

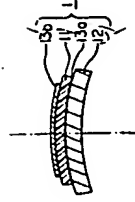
第1図



第2図



第3図



THIS PAGE BLANK (USPTO)